

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-033945

(43)Date of publication of application : 07.02.1997

(51)Int.Cl. G02F 1/136

G02F 1/1335

(21)Application number : 07-178537

(71)Applicant : DENSO CORP

(22)Date of filing : 14.07.1995

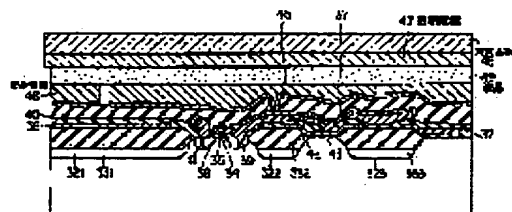
(72)Inventor : SASAYA TAKUYA
KAWASAKI EIJI
ONDA SHOICHI

(54) IMAGE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the image display device which has light shielding mechanism formed so that a leakage current at a MOS transistor part can be suppressed.

SOLUTION: A source region 38 and a drain region 39 are formed corresponding to one main surface of a semiconductor substrate, a gate electrode 35 is formed across a gate oxide film, and a gate lead-out wire (scanning line) 36 and an electrode 37 for auxiliary capacity are formed and covered with an inter-layer insulating film 40. A source wire 41 and a wire 42 which serves as a drain electrode are formed thereupon, a film 43 is formed of a conductive material which has a large coefficient of light absorption on its surface, and further a reflection electrode 46 is formed across a film 45 formed of a conductive material with a large coefficient of light absorption to complete a reflection-electrode side substrate. On this substrate, a transparent electrode 47 joined to glass across a layer of liquid crystal 49 is set opposite and wires 36 and 41 are formed covering the gap part of the reflection electrode 46 formed with an adjacent part, thereby cutting off light reaching a surface of the semiconductor substrate.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-33945

(43)公開日 平成9年(1997)2月7日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	G 0 2 F	1/136 5 0 0
	1/1335	5 0 0		1/1335 5 0 0

審査請求 未請求 請求項の数4 O L (全 5 頁)

(21)出願番号 特願平7-178537

(22)出願日 平成7年(1995)7月14日

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 笹谷 卓也

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72)発明者 川崎 栄嗣

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72)発明者 恩田 正一

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

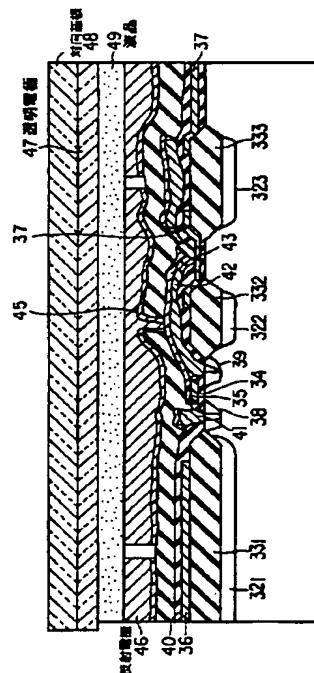
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 画像表示装置

(57)【要約】

【課題】この発明は、MOSトランジスタ部でのリーク電流が抑制できるように遮光構造が形成された画像表示装置を提供することにある。

【解決手段】半導体基板31の一主面に対応してソース領域38、ドレイン領域39が形成され、ゲート酸化膜を介してゲート電極35が形成され、ゲート引き回し配線(走査線)36と補助容量用電極37を形成して層間絶縁膜40で覆う。その上に、ソース配線41、ドレイン電極を兼ねる配線42を形成し、その表面に光吸収係数の大きな導電性材料による膜43を形成し、さらに光吸収係数の大きな導電性材料による膜45を介して反射電極46を形成して、反射電極側の基板が完成される。この基板の表面上に液晶49の層を介してガラスに接合した透明電極47が対設設定されるもので、反射電極46の隣接する部分との間隙部を覆うように前記配線36、41が形成され、半導体基板面に至る光を遮蔽する。



【特許請求の範囲】

【請求項1】 一主面上に多数のMOSトランジスタをマトリックス状に配列形成した半導体基板と、この半導体基板の前記一主面上の前記配列されたMOSトランジスタを覆うように形成された絶縁膜と、この絶縁膜上に前記多数のMOSトランジスタそれぞれの領域に対応して形成され、それぞれ対応するMOSトランジスタに接続されて、このMOSトランジスタそれぞれと反対側の面に反射面が設定されるようにした反射電極と、これらの反射電極それぞれの相互間に形成される間隙部に対応して、この間隙部より幅が広くされるようにして形成された前記MOSトランジスタに接続される走査線もしくは信号線を構成する配線部と、前記半導体基板の前記一主面に小間隙を介して対向設定された透明電極を形成した対向基板と、この対向基板と前記反射電極との間の前記小間隙部に設定された液晶とを具備し、前記反射電極相互間の間隙部を介して前記MOSトランジスタに至る対向基板面からの入射光が、前記配線部によって遮蔽されるようにしたことを特徴とする画像表示装置。

【請求項2】 前記反射電極の前記MOSトランジスタと対向する面には、光の吸収係数の大きい材料で構成した膜が形成されるようにした請求項1記載の画像表示装置。

【請求項3】 前記配線部の少なくとも前記反射電極と対向する面には、光の吸収係数の大きい材料で構成した膜が形成されるようにした請求項1記載の画像表示装置。

【請求項4】 前記光の吸収係数の大きい材料は、Ti、Cr、CrOの1つでなる請求項2もしくは3のいずれかに記載された画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に係るものであり、特に半導体基板の一主面上に多数のMOSトランジスタをマトリックス状に配列形成して、これらMOSトランジスタを走査線および信号線からの信号によって駆動して表示画素がそれぞれ形成されるようにした画像表示装置に関する。

【0002】

【従来の技術】液晶を用いた画像表示装置として、半導体基板上にマトリックス状に多数のMOSトランジスタを配列形成し、これらMOSトランジスタをそれぞれ表示画素それぞれに対応する液晶駆動用素子として構成することが知られている。図4はこの様な画像表示装置の等価回路を示すもので、多数のMOSトランジスタ101、102、…がマトリックス状に配列され、これらMOSトランジスタ101、102、…それぞれのゲート電極には、

走査線111、112、…それぞれからの信号がその配列に対応して供給され、その走査線単位で順次オン・オフされるようにしている。また、このマトリックス状に配列されたMOSトランジスタ101、102、…それぞれのソース電極に対して信号線121、122、…それぞれからの信号電圧が印加される。

【0003】これらのマトリックス状に配列されるMOSトランジスタ101、102、…それぞれに対向する位置には透明な対向電極が設定され、この透明電極との間に液晶が介在されるもので、電圧が印加されたMOSトランジスタと対向電極との間の液晶の結晶配列が制御されて、画素表示がされる。この場合、MOSトランジスタがオンされて液晶に印加された信号線の電圧は、MOSトランジスタがオフした後も液晶と並列に接続されるようになる保持容量131、132、…によって、再度MOSトランジスタがオンするまで保持される。

【0004】この種の画像表示装置は、シリコン基板の一主面に対して液晶駆動用の素子としてMOSトランジスタが形成されるもので、このシリコン基板の一主面に小間隙を介して透明電極の形成された例えばガラスによる対向基板が設定される。そして、シリコン基板のMOSトランジスタと対向基板との間の間隙部に液晶を充填し、液晶セルが構成される。

【0005】この様な画像表示装置において、MOSトランジスタと透明電極との間の電圧が表示信号に対応して制御され、その間の液晶の結晶配列が制御されるもので、液晶に電圧が印加されて液晶セル内で光の散乱を受けない場合には、対向基板面からの入射光がMOSトランジスタに対向設定された反射電極で正反射され、対向基板面から外部に導出される。しかし、液晶に対して電圧が印加されずに液晶セル内で入射光が散乱されると、反射電極で入射光が正反射されない。

【0006】図2はこの様な液晶表示装置の動作を説明する光学系を示したもので、ランプ等の光源15で発生された光は反射鏡16で直進する光に変換されて、液晶セルの反射電極17に入射される。ここで、この反射電極17の入射光通路に設定される液晶に散乱が生じていない場合には、入射光は反射電極17で正反射されて絞り18を通過され、スクリーン19に到達して光表示される。これに対して反射電極17に対向する部分の液晶に散乱が生じた場合には、入射光は反射電極17で正反射されずに絞り18を通過することがなく、スクリーン19において光表示がされない。すなわち、液晶セルの液晶の結晶配列状態に応じた光像が、スクリーン19に画像として表示される。

【0007】ここで、反射電極はMOSトランジスタそれぞれの領域に対応して形成されるもので、多数のマトリックス状に配列されるMOSトランジスタのそれぞれの領域の境界部において、反射電極に隙間が存在する。そして、この反射電極の隙間から入射光の一部が透過し、MOSトランジスタを形成した半導体基板に直接、

または基板と反射電極との間で層間絶縁層中を多重反射し、この様に入射された光の光導電効果によってMOSトランジスタのリーク電流が増加する。

【0008】この様な問題点に対処するため、例えば特開昭57-20778号にあっては層間絶縁層中に金属遮光膜を形成し、MOSトランジスタに入射する光源からの光を遮光することが提案されている。ここで遮光膜は反射電極とトランジスタを電気的に接続する部分を除く全域を覆うように形成されていて、ほぼ完全に遮光できるようにしている。しかし、この様な遮光膜を有する液晶セルを製造するためには、遮光膜を半導体基板上に形成したトランジスタ、および反射電極と電気的に絶縁して層間絶縁膜中に形成する必要があるため、その成膜工程さらにホトレジスト工程を特別に増加させる必要があり、製造工程の複雑さと共にコストの増加を招く。

【0009】

【発明が解決しようとする課題】この発明は上記のような点に鑑みなされたもので、リーク電流の増加原因とされる光導電効果を効果的に抑制することのできるMOSトランジスタが構成されるようにするものであり、その各MOSトランジスタに対応した液晶セルそれぞれにおいて表示性能が確実に確保されるようにするもので、特に十分に簡易化した製造工程によって遮光構造が得られるようにして、性能向上が効果的に図れる画像表示装置を提供しようとするものである。

【0010】

【課題を解決するための手段】この発明は、半導体基板の一主面上に多数のMOSトランジスタをマトリクス状に配列形成し、これらのMOSトランジスタを覆うように絶縁膜を形成するもので、さらにこの絶縁膜上にMOSトランジスタそれぞれの領域に対応し、それぞれ対応するMOSトランジスタに接続した反射電極を形成し、これらの反射電極それぞれの相互間に形成される間隙部に対応して、この間隙部より幅が広くされるようにしてMOSトランジスタに接続される走査線もしくは信号線を構成する配線部を形成する。さらに、半導体基板の一主面に小間隙を介して透明電極を形成した対向基板を対設し、この対向基板と前記反射電極との間の間隙部に液晶を介在させるもので、反射電極相互間の間隙部を介してMOSトランジスタに至る対向基板面からの入射光が、前記配線部によって遮蔽されるようにする。

【0011】この様に構成される画像表示装置にあっては、MOSトランジスタを覆うように金属による反射電極が形成されるものであるため、MOSトランジスタ部に直接入射される光は遮断される。また、隣接する反射電極相互間の間隙から入射される光は、この間隙部より幅の広い配線部によって確実に遮蔽される。そして、さらに反射電極の前記MOSトランジスタと対向する面、または配線部の少なくとも反射電極と対向する面に光の吸収係数の大きい材料で構成した膜を形成することで、

入射光をさらに抑制することができ、光導電効果によるリーク電流の増加を抑制することができる。

【0012】

【発明の実施の形態】以下、図面を参照してこの発明の実施の一形態を説明する。図1に1つのMOSトランジスタ部の断面構造を示し、図2で配線構造を説明するようにしているものであるが、まずその構造について図3に基づき製造工程にしたがって説明する。

【0013】まず、図3の(A)で示すようにシリコン等の半導体基板31の一主面上の特定される領域に、Pチャネルのストッパ領域321~323、さらに局所酸化膜331~333を形成する。その後、(B)図で示すようにこの半導体基板31の面上にゲート酸化膜34を形成し、さらにポリシリコンによるゲート電極35、ゲート引き回り配線(走査線)36と、補助容量用電極37を形成する。

【0014】このようにしてゲート電極35が形成されたならば、このゲート電極35と図示しないレジストをマスクとして低濃度のn型不純物を注入拡散し、ソース領域38およびドレイン領域39を形成する。この低濃度のソース領域38およびドレイン領域39それぞれの特定領域にコンタクトのための高濃度のn領域を形成した後、その表面に全体を層間絶縁膜40で覆う。そして、この層間絶縁膜40に対してソース領域38とドレイン領域39、さらに補助容量用電極37の表面上の一部を除去するように開口を形成する。

【0015】この様にして層間絶縁膜40の所定位置に開口が形成されたならば、(C)図で示すようにアルミニウムによる配線層と、CrO等の近赤外から可視光領域にかけての光吸収係数の大きな導電性材料による膜を形成する。そして、所定のバターニングによって配線層と光吸収係数の大きい導電材料を同時にエッチングし、ソース配線(信号線)41並びにドレイン電極を兼ねる補助容量用電極の配線42を形成し、その表面にそれぞれ光吸収係数の大きな導電性材料による膜43が形成されるようにする。

【0016】次に(D)図で示すようにその上に絶縁膜44を形成し、この絶縁膜44のドレイン電極を兼ねる配線42部に対応する一部を除去して開口を形成した後、光吸収係数の大きな導電性材料による膜45を形成して、さらにアルミニウム等の高反射率の金属材料による反射電極46を形成する。そして、この反射電極46を構成するアルミニウムとCrOからなる膜45をエッチングして同時に取り除き、反射電極46を図2で示したようにMOSトランジスタ単位で領域区分するもので、この工程によって反射型液晶パネルの反射電極側の基板が完成される。

【0017】この反射電極側の基板において、図2で示されるように反射電極46を領域区分する間隙部において、この間隙部分から半導体基板31に入射する光を遮蔽するために、反射電極46の間隙に相当する部分にゲート引き回り配線(走査線)36が配置されるようになってい

るものであり、このゲート引き回し配線36のレイアウトは、層間絶縁膜37中の光の伝搬を防ぐために、反射電極45とゲート引き回し配線36との重なりになるべく大きくされるようにしている。

【0018】ソース配線41のレイアウトも、図2で示されるようにゲート引き回し配線36のレイアウトと同様に、反射電極46の領域区分の間隙部からの光の入射や伝搬を抑制するために、この反射電極46の間隙部に配置されるようにするものであり、反射電極46との重なりも大きくされるように配置する。

【0019】この様に構成される反射型液晶パネルの反射電極46側の基板が完成されたならば、図1で示されるように透明電極47を形成したガラス等による透明な対向基板48を小間隔で対向設定し、その相互間に高分子分散型液晶49を挟持して、液晶表示パネルが完成される。

【0020】この様に構成される液晶パネルにあっては、ゲート並びにソース引き回し配線の形成時と反射電極の形成時において同時に遮光構造が形成できるものであるため、この遮光構造を形成することに伴うホトプロセスを特に増加させる必要はなく、ソース配線や反射電極に対する光反射係数の大きい材料の層の形成も、スパッタ法を用いてソース配線や反射電極のアルミニウム層と連続的に形成すれば、プロセスの増加を招くことがない。

【0021】そして、液晶による画像表示装置をこの様に構成することにより、反射電極相互間の間隙から半導体基板のMOSトランジスタ部に直接入射される光は、反射電極相互間に配置されたゲート並びにソース配線部により遮蔽され、またこの間隙部から層間絶縁層中を伝搬する光は、層間絶縁層を挟むように形成したCrOやポリシリコンで多重反射を繰り返し、大きく減衰されてMOSトランジスタ近傍の半導体基板に到達することが*

* 確実に抑えられる。

【0022】なお、この実施の形態においては反射電極に形成される低反射率材料の1つとしてCrOを示したが、可視領域において光の吸収が大きい材料であれば、例えばTiやCr、ポリシリコン等が適宜採用できる。

【0023】

【発明の効果】以上のようにこの発明に係る画像表示装置によれば、簡単な製造工程が採用できるようにして、光導電効果によるリーク電流の発生が効果的に抑制できるように遮光構造が形成できるようになり、表示層においてコントラストの表現が明確とされる。

【図面の簡単な説明】

【図1】この発明に係る画像表示装置の一実施形態を説明するもので、1つのMOSトランジスタに対応する部分の断面構成図。

【図2】上記MOSトランジスタ部分の平面から見た電極部のレイアウトを説明する図で、図1はA-A線に対応する断面である。

【図3】(A)～(D)は上記MOSトランジスタ部に対応する表示装置の製造工程を順次示す図。

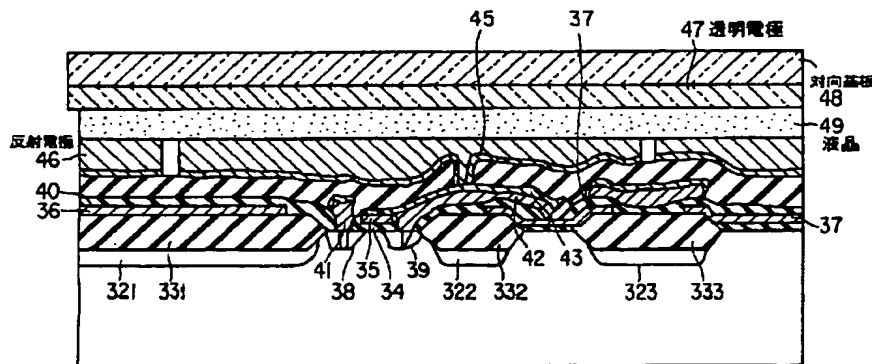
【図4】液晶を用いた画像表示装置の等価回路を示す図。

【図5】上記画像表示装置の表示機能を説明する図。

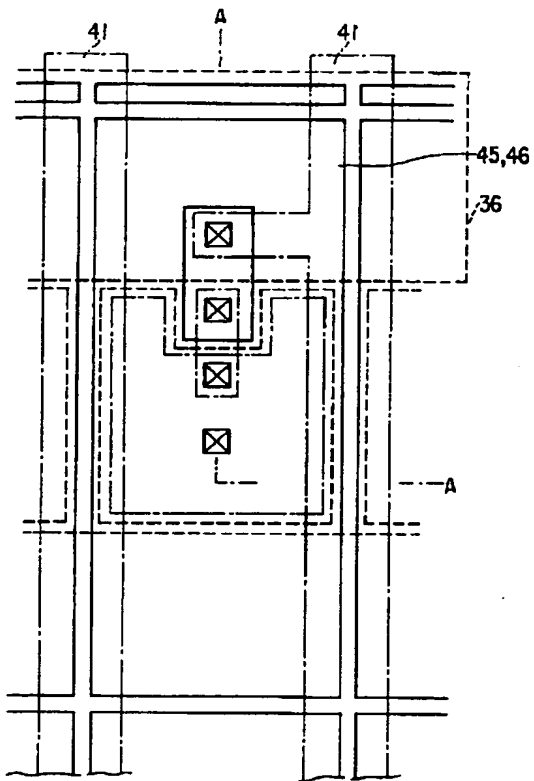
【符号の説明】

31…半導体基板、321～323…ストッパ領域、331～333…局所酸化膜、34…ゲート酸化膜、35…ゲート電極、36…ゲート引き回し配線(走査線)、37…補助容量用電極、38…ソース領域、39…ドレイン領域、40…層間絶縁層、41…ソース配線(信号線)、42…ドレイン電極を兼ねる配線、43、45…光吸収係数の大きな導電性材料による膜、44…絶縁膜、46…反射電極、47…透明電極、48…対向基板、49…液晶。

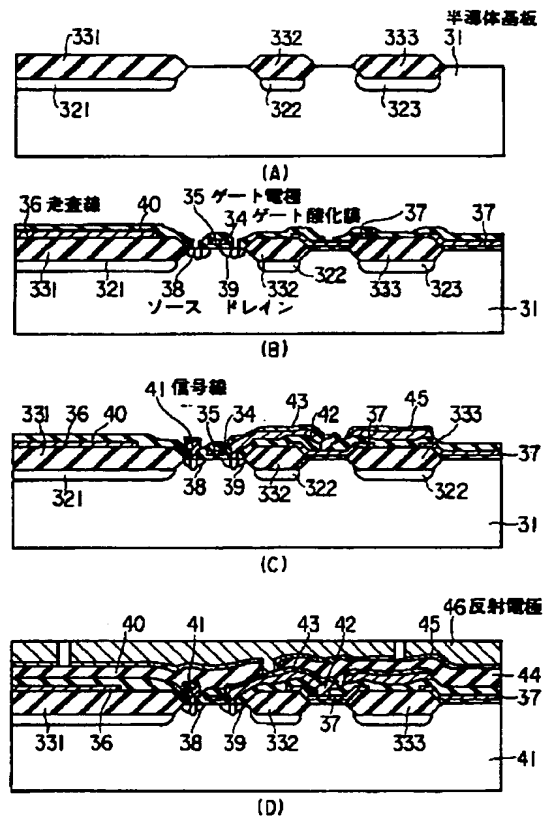
【図1】



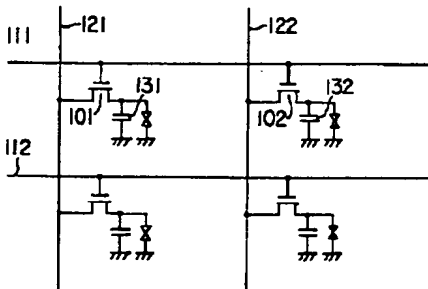
【図2】



【図3】



【図4】



【図5】

